

**Разработка и исследование высокоскоростного АЦП с емкостной интерполяцией.**

Л.А. Антюфреева<sup>1,2</sup>, Р.С. Михеев<sup>1,2</sup>, М.А. Кирилина<sup>1,3</sup>

<sup>1</sup>Научно-исследовательский институт молекулярной электроники

<sup>2</sup>Московский физико-технический институт (государственный университет)

<sup>3</sup>Московский государственный институт электронной техники (национальный исследовательский университет)

Уменьшение минимальных топологических размеров элементов интегральных схем обеспечивает существенный рост функциональности и производительности цифровых схем. В то время как масштабирование аналоговых схем осложняется рядом проблем, таких как низкий коэффициент усиления, маленькое соотношение сигнал/шум, смещение нуля и большие, в сравнение с напряжением питания, пороговые напряжения[1]. По этой причине задача построения аналоговых элементов в субмикронных технологиях является актуальной.

Целью данной работы является разработка и исследование аналоговой части высокоскоростного аналого-цифрового преобразователя (АЦП) с разрешением 8 бит и емкостной интерполяцией в рамках технологии КНИ 180 нм с напряжением питания 1,8В.

В работе рассмотрена и адаптирована под технологию схема полностью дифференциального АЦП с автокалибровкой и емкостной интерполяцией[2, 3]. Показано, что полностью дифференциальная структура подачи входного сигнала с емкостной интерполяцией позволяет снизить влияние эффекта обратного прохождения сигнала, а емкостная связь дает возможность осуществить передачу сигнала относительно средней точки, что сокращает время прохождения сигнала, а также позволяет осуществить автокалибровку смещения нуля. Кроме того, предложенная схема содержит встроенное УВХ[4].

Схема разрабатывалась и моделировалась в среде CADENCE. На основе предложенных схемотехнических решений была разработана топология и рассчитаны характеристики с учетом паразитных элементов. Схема обеспечивает быстродействие 1,2 нс. В дальнейшем результаты данной работы могут быть использованы при разработке высокоскоростного АЦП.

## Литература.

1. *Красников Г.Я.* Конструктивно технологические особенности субмикронных МОП-транзисторов. – М.: Техносфера, 2011. - 800с.
2. *Christoph Sandner, Martin Clara, Andreas Santner, Thomas Hartig, Franz Kuttner.* A 6bit, 1.2GSps low-power flash-ADC in 0.13pm digital CMOS. - IEEE Solid-State Circuits Conference, 2004, P. 339 – 342.
3. Hairong Yu, Mau-Chung Frank Chang, A 1-V 1.25-GS/S 8-Bit Self-Calibrated Flash ADC in 90-nm Digital CMOS. - IEEE Circuits and Systems II: Express Briefs, IEEE Transactions on V.55 , I. 7, 2008, P. 668 – 672.
4. *Эннс В.И., Кобзев Ю.М.* Проектирование аналоговых КМОП-микросхем. Краткий справочник разработчика. – М.: Горячая линия – Телеком, 2005. – 454с.