

Исследование предельной производительности микропроцессора суперскалярной архитектуры и ее ограничивающих факторов

О.В. Шимко^{1,2}

¹Московский физико-технический институт (государственный университет)

²ЗАО «Интел А/О»

Одним из основных двигателей развития архитектуры микропроцессоров является Закон Мура, в соответствии с которым число транзисторов на кристалле удваивается каждые два года. При этом значительная часть роста оборудования приходится на увеличение внутренних структур ядра, что является необходимым для возрастания производительности процессора. Однако производительность не может увеличиваться бесконечно, поскольку алгоритмы обладают определенным заложенным параллелизмом, определяемым количеством независимых друг от друга инструкций. Таким образом, в определенный момент времени увеличение ресурсов микропроцессора станет избыточным, поскольку текущих ресурсов будет достаточно для извлечения внутреннего параллелизма программ и производительность уйдет в насыщение.

Данная работа посвящена вопросу предельной производительности суперскалярного микропроцессора. Представленное исследование позволяет понять, насколько далеки современные микропроцессоры от точки насыщения производительности, а также оценивает основные факторы ограничивающие производительность современных микропроцессоров.

В качестве модели микропроцессора суперскалярной микроархитектуры был использован потактовый симулятор. Базовая модель представляет собой микропроцессор с шириной исполнения в 4 инструкции и инструкционным окном в 200 инструкций, что соответствует характеристиками микропроцессору Intel Core 6-ого поколения.

Факторы, ограничивающие производительность микропроцессора, выявлялись в процессе моделирования при помощи анализатора критического пути [1]. Анализатор критического пути позволяет получить распределение времени исполнения программы по причинам, вызывающим задержки конвейера и ограничивающим производительность. Для преодоления выявленных ограничений производительности к базовой модели микропроцессора применялись различные идеализации. Затем моделирование и выявление следующих ограничивающих факторов повторялось для обновленной модели с идеализациями. Процесс повторялся итеративно до тех пор, пока все ограничивающие факторы не были устранены, и конфигурация микропроцессора не достигла предельной производительности.

Распределение критического пути исполнения программ показано на рис. 1. Наиболее значительным фактором, ограничивающим производительность базовой модели микропроцессора, являлось ограничение глубины и ширины аппаратуры внеочередного исполнения микропроцессора. В качестве идеализации данные параметры были постепенно увеличены в 2, 3, 4 раза и до 128 раз без ухудшения частоты работы микропроцессора. Конфигурация с аппаратурой внеочередного исполнения, увеличенной в 128 раз, представляет собой микропроцессор шириной исполнения в 512

инструкций и инструкционным окном в 25К инструкций. При увеличении ширины и глубины исполнения в 128 раз компонента критического пути, соответствующая ограниченности аппаратуры внеочередного исполнения был снижена с 40% до 4%.

Следующим фактором, ограничивающим производительность, является точность предсказания переходов. Как видно из рис. 1, ошибки предсказания переходов занимают 37% задержек конвейера на критическом пути. Несмотря на то, что точность предсказания переходов в современных микропроцессорах превышает 90%, это не является достаточным для полного использования инструкционного окна в 25К инструкций. Для устранения ошибок предсказаний переходов была использована идеализация устройства предсказания, позволяющая всегда предсказывать переходы правильно при помощи заранее собранного профиля исполнения программы.

При увеличенной ширине и глубине аппаратуры внеочередного исполнения и идеальном предсказании переходов наибольший вклад в задержки конвейера на критическом пути вносит длительность обращений в память при промахах в кэш. Идеализация кэшей данных и инструкций, а также буферов трансляции адресов, позволяющая гарантировать попадание в кэш при каждом обращении, позволяет увеличить производительность микропроцессора более чем в 10 раз по сравнению с базовой моделью. При этом 84% задержек на критическом пути составляют зависимости по данным, что означает, что полученная модель микропроцессора использует практически весь параллелизм, доступный в программах и достаточно близко приближается к предельно возможной производительности.

Таким образом, были выявлены 3 основных фактора, ограничивающих производительность микропроцессора: ширина и глубина аппаратуры внеочередного исполнения, точность предсказания переходов и задержка доступа в память. Предельно возможная производительность микропроцессора, достигаемая при увеличении ширины и глубины машины в 128 раз, идеальном предсказании переходов и идеальных кэшах превосходит производительность базовой модели более чем в 10 раз. Это значит, что современные микропроцессоры еще далеки от точки насыщения производительности.

Литература

1. Шимко О. В. Система для анализа микроархитектурного критического пути исполнения программ в потактовой модели современного высокопроизводительного микропроцессора // Труды 53-й научной конференции МФТИ «Современные проблемы фундаментальных и прикладных наук», Часть 1, Радиотехника и кибернетика, Том 1, с. 98-100. — М.: МФТИ, 2010

Усредненное распределение критического пути исполнения программ

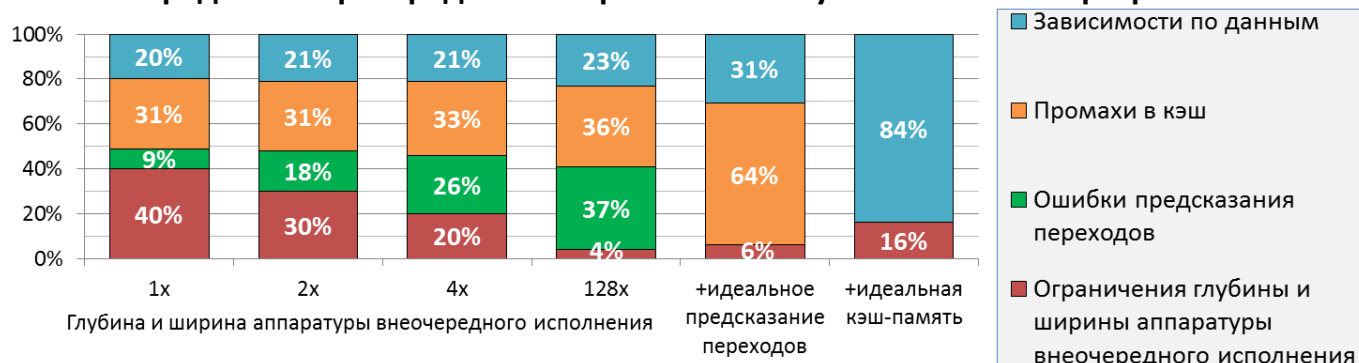


Рис. 1. Распределение критического пути исполнения программ в зависимости от конфигурации аппаратуры микропроцессора